

Układy zegarowe w systemie mikroprocesorowym

Semestr zimowy 2012/2013, E-3, WIEIK-PK

1

Sygnał zegarowy, sygnał taktujący

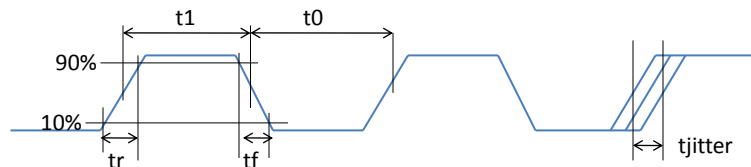
- W każdym systemie mikroprocesorowym jest wymagane źródło sygnałów zegarowych.
- Wszystkie operacje wewnątrz jednostki centralnej jak i operacje w całym systemie mikroprocesorowym odbywają się w takt sygnału zegarowego.
- Sygnał zegarowy może być doprowadzony do wszystkich elementów systemu lub po wstępnym podzieleniu do poszczególnych elementów systemu.
- Częstotliwość sygnału zegarowego ma bezpośredni wpływ na szybkość wykonywanych operacji przez CPU, szybkość działania układów pamięci ROM, RAM i urządzeń wejścia/wyjścia.
- Częstotliwość sygnału zegarowego ma decydujący wpływ na pobór prądu (pobór mocy) przez system.

Semestr zimowy 2012/2013, E-3, WIEIK-PK

2

Parametry źródła sygnału zegarowego

- Częstotliwość sygnału
 - Stabilność częstotliwości od czasu, temperatury i napięcia zasilania
- Kształt sygnału zegarowego (prostokątny 50% wypełnienia)
 - Czas trwania stanu „1”- t_1 i stanu „0” – t_0 (zmiennosc od temperatury, czasu i napięcia zasilania)
 - Szybkość narastania t_r i opadania zboczy t_f
 - Stabilność zboczy – tzw. jitter (fluktuacja, wahania zboczy)
- Obciążalność wyjścia.
- Czas zadziałania (ustalenia stabilnej częstotliwości) po włączeniu napięcia zasilania.
- Możliwość programowania częstotliwości sygnału.



Semestr zimowy 2012/2013, E-3, WIEIK-PK

3

Podstawowe źródła sygnału zegarowego

- Generator RC na tranzystorach - obecnie raczej nie używane
- Generator RC na bramkach logicznych - tanie rozwiązanie
- Generatory na bramkach logicznych ze stabilizacją na rezonatorze kwarcowym – duża stabilność częstotliwości,
- Generatory na bramkach logicznych ze stabilizacją na rezonatorze ceramicznym – tańsze rozwiązanie od rezonatora kwarcowego,
- Generatory na bramkach logicznych ze stabilizacją na rezonatorze kwarcowym wraz powielaczem częstotliwości typu PLL (ang. *Phase Lock Loop* – pętla synchronizacji fazowej) – możliwość programowania częstotliwości sygnału

Semestr zimowy 2012/2013, E-3, WIEIK-PK

4

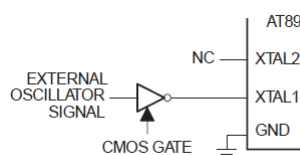
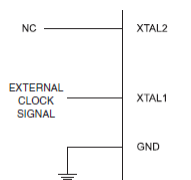
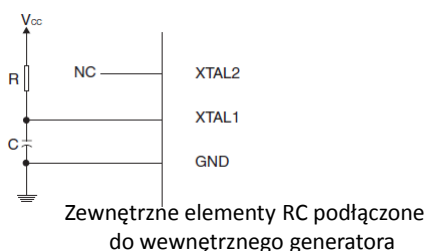
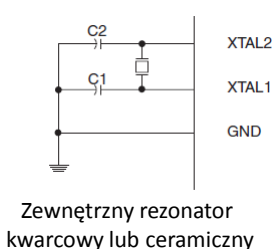
Generatory zegarowe

- Obecnie wszystkie mikrokontrolery mają własny wewnętrzny generator (oscylator), który po dołączeniu zewnętrznego rezonatora kwarcowego zapewnia stabilną częstotliwość sygnału zegarowego.
- Układy mikroprocesorowe wymagają zewnętrznych układów do generowania podstawowego sygnału zegarowego

Semestr zimowy 2012/2013, E-3, WIEIK-PK

5

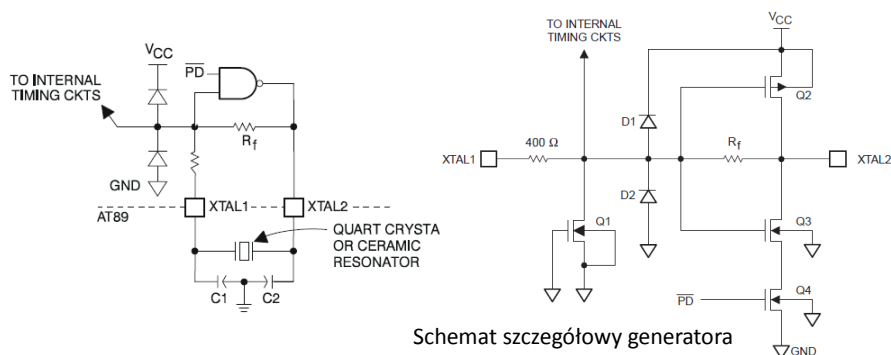
Podłączenie elementów zewnętrznych do generatora



Semestr zimowy 2012/2013, E-3, WIEIK-PK

6

Rozwiązania generatorów zegarowych



Rozwiązanie układowe generatora zegarowego w typowym mikrokontrolerze 8051

Semestr zimowy 2012/2013, E-3, WIEIK-PK

7

System dystrybucji sygnału zegarowego

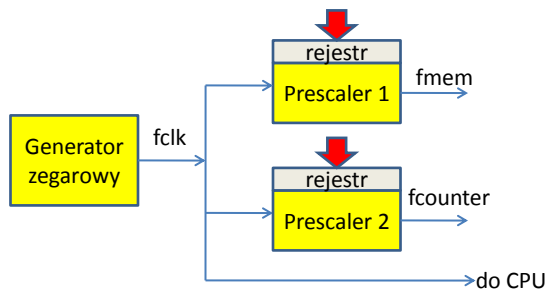
- W każdym systemie sygnał zegarowy ze źródła należy doprowadzić do poszczególnych elementów składowych systemu mikroprocesorowego.
- Częstotliwość taktowania poszczególnych elementów składowych może być różna i niekonieczne taka sama jak jednostki centralnej.
- W szczególności układy wejścia/wyjścia, np. liczniki lub przetworniki A/C mogą być taktowane dużo mniejszą częstotliwością.

Semestr zimowy 2012/2013, E-3, WIEIK-PK

8

System dystrybucji sygnału zegarowego

- Zadaniem systemu dystrybucji sygnału zegarowego jest programowalny podział częstotliwości głównego sygnału zegarowego i doprowadzenie sygnałów do poszczególnych elementów systemu.
- System dystrybucji sygnału może zawierać programowalne dzielniki częstotliwości (prescalery) i powielacze do zwiększania częstotliwości głównego sygnału zegarowego ()



Semestr zimowy 2012/2013, E-3, WIEIK-PK

9

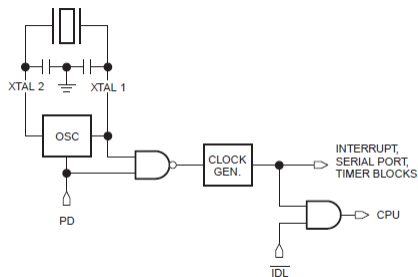
System dystrybucji sygnału zegarowego

- Ważne jest aby sygnał zegarowy trafiał do poszczególnych elementów z takim samym opóźnieniem (przesunięciem fazowym).
- Jest to szczególnie ważne w systemach gdzie częstotliwość taktowania wynosi ok. 100MHz lub więcej.

Semestr zimowy 2012/2013, E-3, WIEIK-PK

10

Rozwiązania układowe systemów dystrybucji sygnału zegarowego

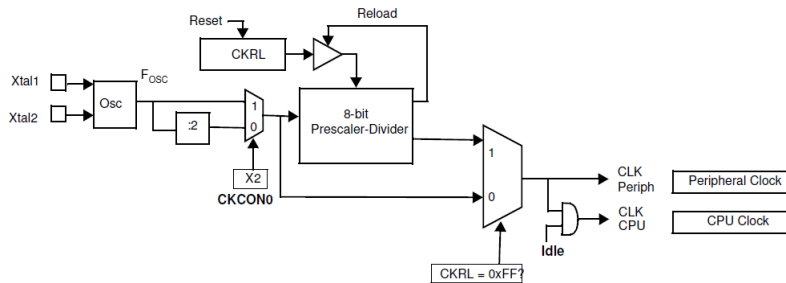


Rozwiązanie generatora zegarowego i rozprowadzenie sygnału zegarowego w typowym mikrokontrolerze 8051

Semestr zimowy 2012/2013, E-3, WIEIK-PK

11

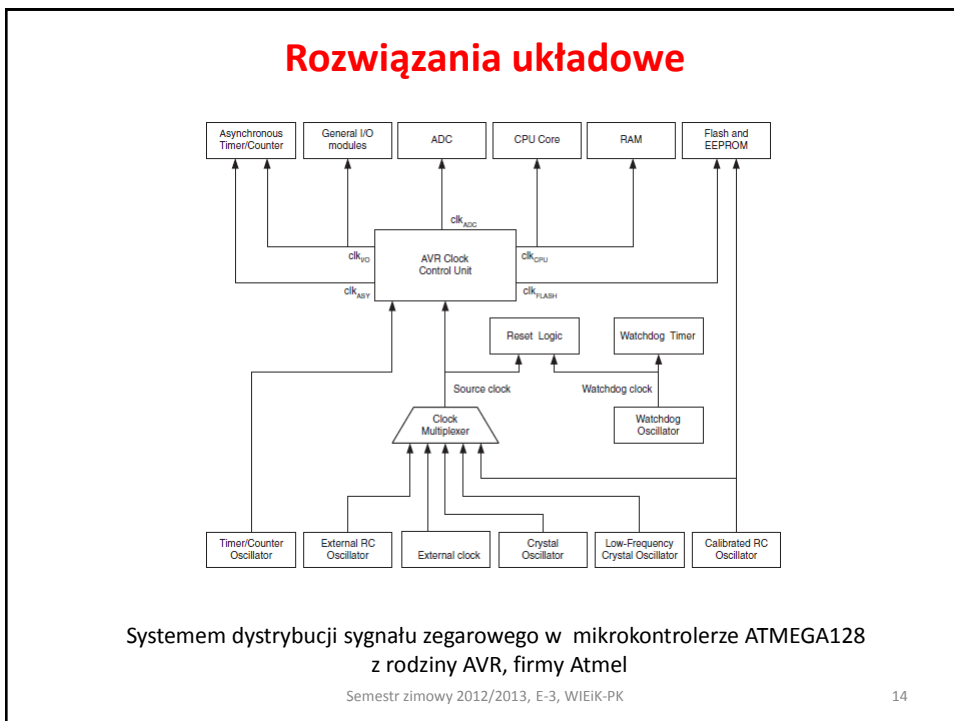
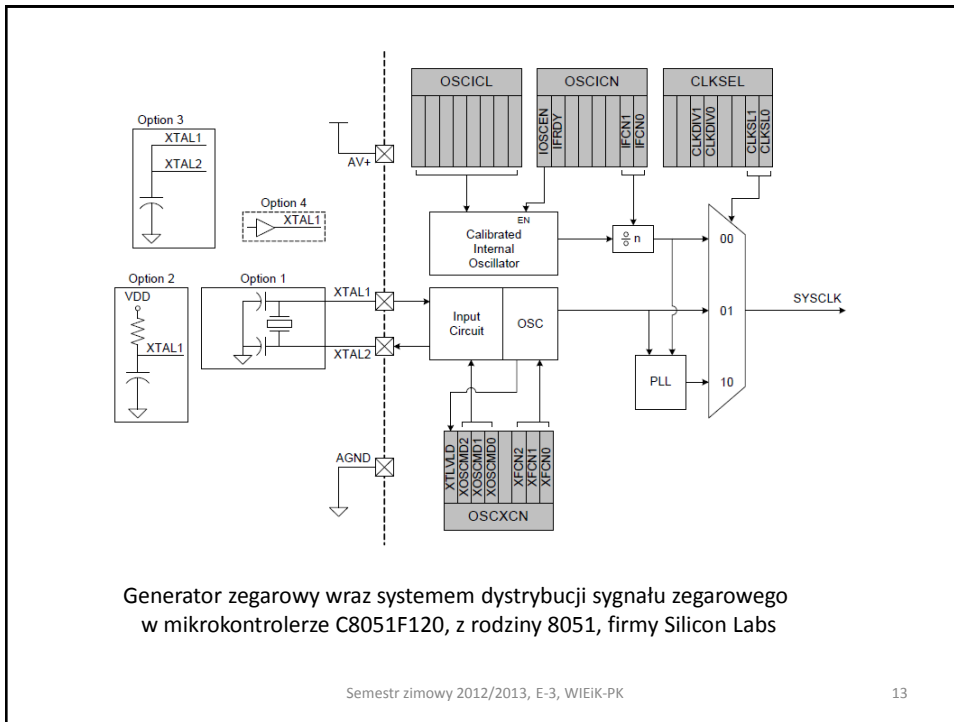
Rozwiązania układowe systemów dystrybucji sygnału zegarowego



Generator zegarowy wraz systemem dystrybucji sygnału zegarowego w mikrokontrolerze AT89C51RD2, z rodziny 8051, firmy Atmel

Semestr zimowy 2012/2013, E-3, WIEIK-PK

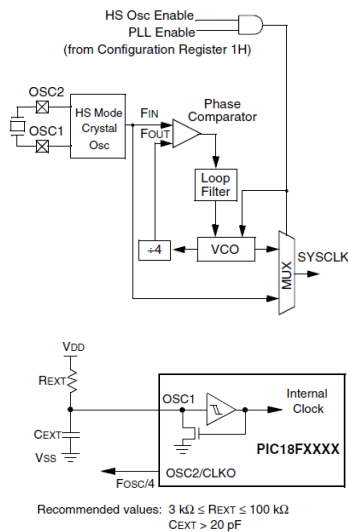
12



Rozwiązania układowe systemów dystrybucji sygnału zegarowego - układy z rodziny PIC18

1. LP Low-Power Crystal
2. XT Crystal/Resonator
3. HS High-Speed Crystal/Resonator
4. HSPLL High-Speed Crystal/Resonator with PLL enabled
5. RC External Resistor/Capacitor with Fosc/4 output on RA6
6. RCIO External Resistor/Capacitor with I/O on RA6
7. INTIO1 Internal Oscillator with Fosc/4 output on RA6 and I/O on RA7
8. INTIO2 Internal Oscillator with I/O on RA6 and RA7
9. EC External Clock with Fosc/4 output
10. ECIO External Clock with I/O on RA6

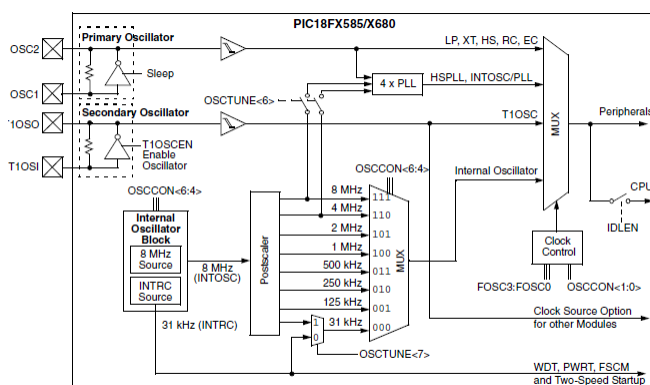
10 trybów pracy generatora zegarowego w mikrokontrolerze PIC18F



Semestr zimowy 2012/2013, E-3, WIEIK-PK

15

Rozwiązania układowe systemów dystrybucji sygnału zegarowego



Systemem dystrybucji sygnału zegarowego w mikrokontrolerze PIC18F4680 z rodziny PIC18, firmy Microchip

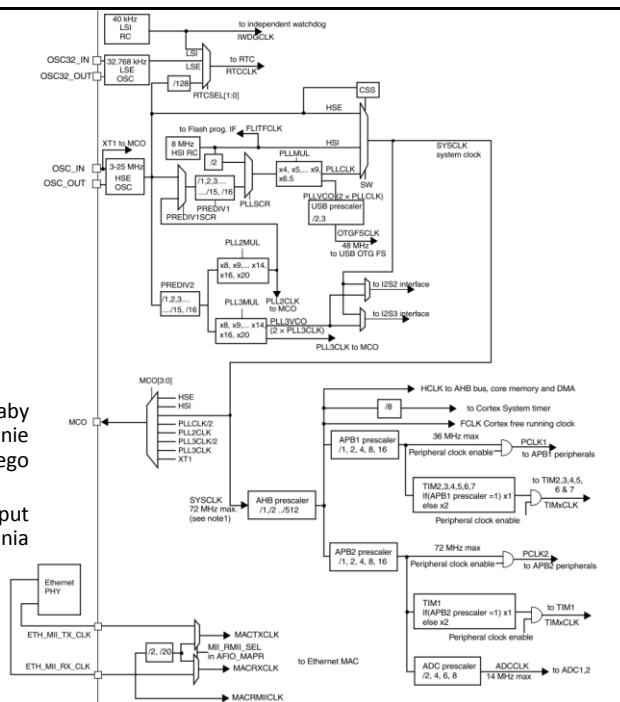
Semestr zimowy 2012/2013, E-3, WIEIK-PK

16

System dystrybucji sygnału zegarowego w STM32F1xx – Cortex-M3

W układach typu STM32 aby uruchomić jakiegokolwiek urządzenie wewnętrzne należy do niego doprowadzić sygnał zegarowy.

Nawet GPIO (General Purpose Input Output Port) wymagają taktowania sygnałem zegarowym



System dystrybucji sygnału zegarowego

- W najprostszych mikrokontrolerach sygnał zegarowy jest już na stałe podłączony do CPU, ROM, RAM i układów I/O, np. w typowym 8051/8052.
- Bardziej rozbudowane mikrokontrolery mają większe możliwości i doprowadzenie sygnału zegarowego do poszczególnych elementów systemu wymaga ustawienia przez programistę.
- Większość zaawansowanych mikrokontrolerów wyposażonych jest w układ do monitorowania działania, głównego generatora zegarowego. Po wykryciu błędu działania, np. z powodu uszkodzenia zewnętrznego rezonatora kwarcowego, automatycznie przełączają się na wewnętrzny generator RC.

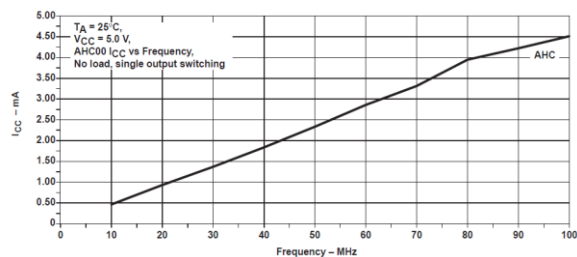
Pobór mocy przez układy mikroprocesorowe

- Wraz z rosnącym zapotrzebowaniem na sprzęt przenośny oraz rosnącą liczbą urządzeń wyposażonych w układy mikroprocesorowe, problem poboru prądu przez te urządzenia staje się coraz bardziej krytyczny.
- Kluczowym problemem z jakim borykają się konstruktorzy jest znalezienie złotego środka, tak by możliwie obniżyć zużycie prądu pobieranego przez urządzenie bez ograniczania jego funkcjonalności i szybkości działania.
- Z drugiej strony urządzenia mikroprocesorowe mają coraz więcej funkcji i możliwości a to wymaga coraz większej mocy obliczeniowej.
- Mniejszy pobór mocy oznacza mniejsze zużycie energii elektrycznej, mniejsze koszty, mniejszą emisję zanieczyszczeń przez elektrownie.
- Urządzenia, które pobierają mniejszą moc są też gabarytowo mniejsze, lżejsze i nie wymagają dodatkowych układów chłodzących.

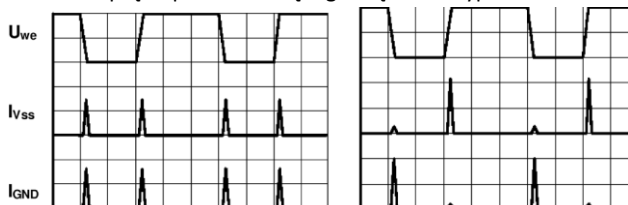
Pobór mocy przez układy mikroprocesorowe

- Istotnym czynnikiem z punktu widzenia poboru mocy jest częstotliwość pracy mikrokontrolera, której wartość wiąże się z architekturą układu, a także z jego listą rozkazów. Należy pamiętać, że zwiększając częstotliwość pracy, zwiększamy pobór prądu. Inny niekorzystnym czynnikiem zwiększającym zużycie prądu jest temperatura, której wpływ także należy uwzględnić.
- niższe napięcie zasilania (a więc niższy koszt źródeł zasilania), mniejsze "nagrzewanie się" urządzeń, jak również możliwość zasilania z linii sygnałowej, to także korzystnie wpływa na koszt produktu końcowego.

Prąd pobierany przez układy logiczne jest proporcjonalny do częstotliwości przełączania



Pobór prądu przez bramkę logiczną NAND typu 74AHC00

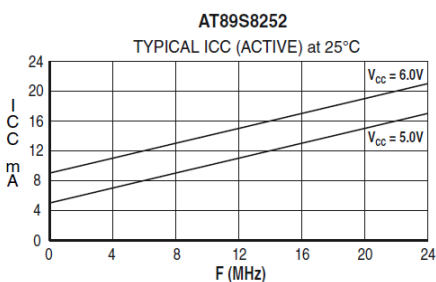


Przykładowe przebiegi prądu zasilające bramkę typu CMOS bez obciążenia i z obciążeniem pojemnościowym

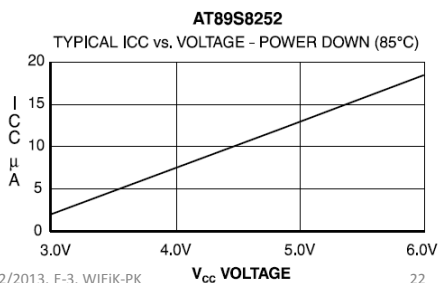
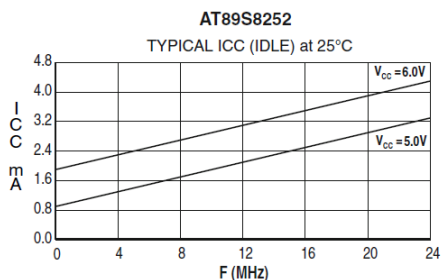
Semestr zimowy 2012/2013, E-3, WIEIK-PK

21

Pobór prądu a częstotliwość pracy



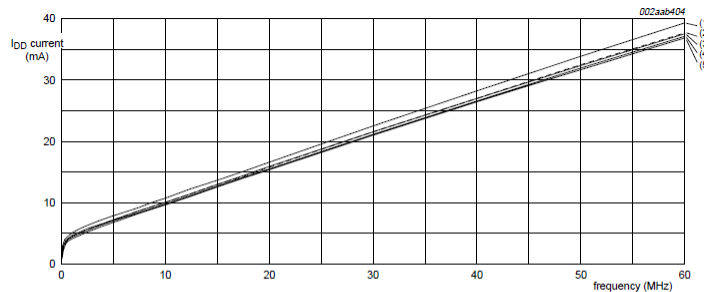
Wykres poboru prądu mikrokontrolera typu AT89S8252 z rodziny 8051 w funkcji częstotliwości



Semestr zimowy 2012/2013, E-3, WIEIK-PK

22

Pobór prądu a częstotliwość pracy



Test conditions: code executed from Flash; all peripherals are enabled in PCONP register; PCLK = CCLK/4.

- (1) 3.6 V_{DD} at -60 °C (max)
- (2) 3.6 V_{DD} at 140 °C
- (3) 3.6 V_{DD} at 25 °C
- (4) 3.3 V_{DD} at 25 °C (typical)
- (5) 3.3 V_{DD} at 95 °C (typical)

Wykres poboru prądu mikrokontrolera typu ARM, LPC2138 w funkcji częstotliwości

Semestr zimowy 2012/2013, E-3, WIEIK-PK

23

Metody ograniczania mocy pobieranej przez układy mikroprocesorowe

- Oszczędności wewnątrz układów scalonych
- Oszczędności mocy przy transmisji sygnałów
- Oszczędności w układach pamięci
- Zmiany dynamiczne podczas pracy
- Oszczędności przy oczekiwaniu na dostęp do pamięci
- Niezależnie taktowane obszary
- Architektura adaptacyjna
- Większa liczba rdzeni procesora
- Stosowanie układów o obniżonym poborze mocy
- Stosowanie układów o niskim napięciu zasilania
- Stosowanie układów z wewnętrzną pamięcią
- Minimalizacja zewnętrznych układów logicznych i analogowych
- Stosowanie układów wyłączanych albo z możliwością ograniczenia mocy pobieranej
- Dostosowanie częstotliwości taktowania poszczególnych fragmentów systemu mikroprocesorowego do zapotrzebowania na moc obliczeniową
- ograniczanie prądu rozruchu urządzenia (tzw. miękki start – soft start)

Semestr zimowy 2012/2013, E-3, WIEIK-PK

24

Tryby pracy mikrokontrolerów pod względem mocy pobieranej

- Wybór właściwego trybu pracy mikrokontrolera, adekwatnego do aktualnie wykonywanego zadania, jest kluczową rzeczą dla programisty i może być uznany za ważny czynnik determinujący pracę aplikacji od strony energetycznej. Prawie każdy mikrokontroler dysponuje trzema trybami pracy:
 - Tryb aktywny (*active*)
 - Tryb bezczynności (*Idle Mode*)
 - Urządzenie wyłączone (*Power-down Mode*)
- Niektóre układy mogą mieć dodatkowe tryby obniżające pobór mocy:
 - Tryb Power-save
 - Tryb stanby
- W poszczególnych trybach są wyłączane wybrane fragmenty systemu mikroprocesorowego