

Porty wejścia/wyjścia w układach mikroprocesorowych i w mikrokontrolerach

Semestr zimowy 2012/2013, E-3, WIEIK-PK

1

Porty wejścia-wyjścia

Input/Output ports

- Podstawowy układ peryferyjny – port wejścia-wyjścia do wysyłania i odczytywania sygnałów logicznych na zewnątrz systemu.
- W systemach zbudowanych na typowych mikroprocesorach, funkcję portów wejścia/wyjścia pełnią specjalizowane układy scalone dołączane do magistrali danych, magistrali adresowej i sterującej. Takim standardowym przykładem jest już stary układ typu 8255, firmy Intel. Podobny układ firmy Motorola, to 6520 PIA.
- W mikrokontrolerach porty I/O stanowią integralną i bardzo ważną część układu. Dzięki nim, można w bardzo prosty sposób podłączać dodatkowe układy i elementy do systemu.
- Pojedyncze końcówki wejścia/wyjścia są zorganizowane w 4, 8 16 lub 32 bitowe porty.
- Linie portów mogą pełnić funkcje alternatywne, mogą być wejściem lub wyjściem innego układu w mikrokontrolerze, np. wejście lub wyjście licznika/czasomierza, wejściem i wyjściem dla portu szeregowego, wejściem dla przetwornika A/C , być wyjściem magistrali adresowej, danych, sterującej.
- Sygnały cyfrowe są zgodne ze standardem układów typu CMOS/TTL .

Semestr zimowy 2012/2013, E-3, WIEIK-PK

2

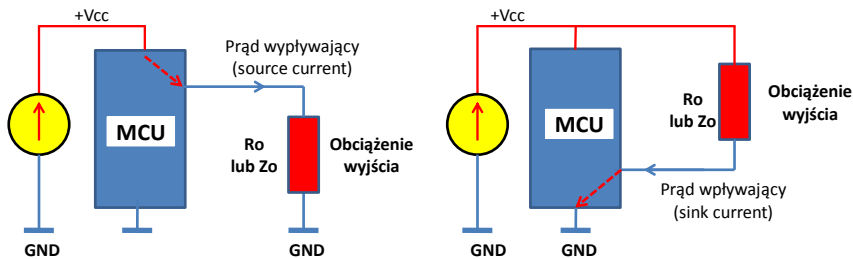
Podstawowe parametry wejścia/wyjścia

- Port jako wejście:
 - obciążalność, pojemność, impedancja wejściowa,
 - poziomy przełączające stany logiczne, szerokość histerezy wejścia,
 - max. częstotliwość wejściowa,
 - odporność na przepięcia.
- Port jako wyjście:
 - max. obciążalność wyjścia, max. prąd wypływający i wpływający,
 - poziomy napięcia wyjściowego dla stanu logiczne 1 i 0,
 - max. szybkość narastania sygnału wyjściowego,
 - odporność na przeciążenia i zwarcia do masy i zasilania.
- równoczesna możliwość odczytu/zapisu pojedynczych linii,
- stan końcówki w trakcie włączenia zasilania układu i w trakcie aktywnego sygnału zerowania.

Semestr zimowy 2012/2013, E-3, WIEIK-PK

3

Końcówka portu jako wyjście logiczne

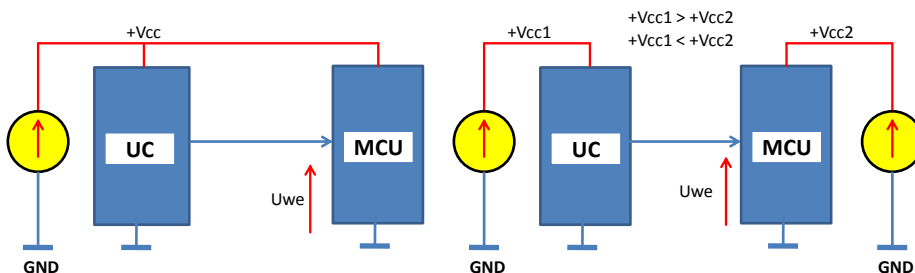


- Obciążenie może być typu rezystancyjnego - R, rezystancyjno-pojemnościowego – RC lub typu RLC np. linia długa.
- Obciążenie może być podłączone do wyjścia i masy (wtedy prąd wypływa z końcówki) lub do wyjścia i do +zasilania (wtedy prąd wpływa do końcówki).
- Przy wyborze sposobu podłączenia odbiornika należy sprawdzić jaki jest maksymalny prąd wejściowy i wyjściowy układu. Nie zawsze te dwa parametry mają taką samą wartość (w mA).

Semestr zimowy 2012/2013, E-3, WIEIK-PK

4

Końcówka portu jako wejście logiczne

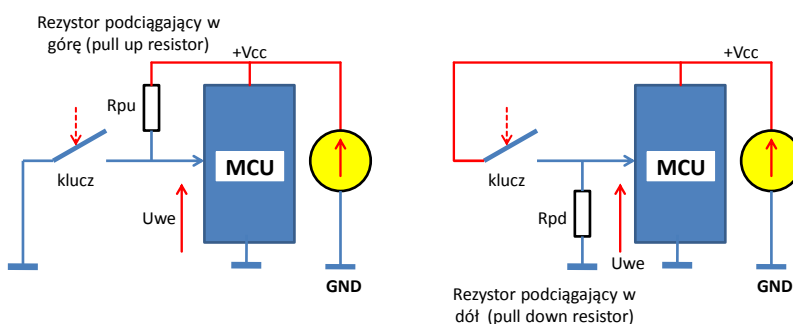


- Sygnał wejściowy może pochodzić z innego elementu lub układu, które ma własne zasilanie lub nie. Np. z innego układu cyfrowego lub elementu elektromechanicznego (styk elektryczny).
- Sygnał wejściowy nie może uszkodzić obwodu wejściowego portu tzn. napięcie wejściowe musi być w zakresie napięcia zasilania wejścia ale wybrane końcówki portów mogą obsługiwać sygnały większe. Np. przy zasilaniu systemu +3.3V porty są dostosowane do sygnałów z systemu +5V (5V tolerant)

Semestr zimowy 2012/2013, E-3, WIEIK-PK

5

Końcówka portu jako wejście logiczne



- Przy podłączaniu elementów stykowych (przyciski, styki elektryczne, klawiatura) należy wymusić stan logiczny na wejściu za pomocą rezystora podciągającego w górę (dla stanu 1) lub w dół (dla stanu 0).

Semestr zimowy 2012/2013, E-3, WIEIK-PK

6

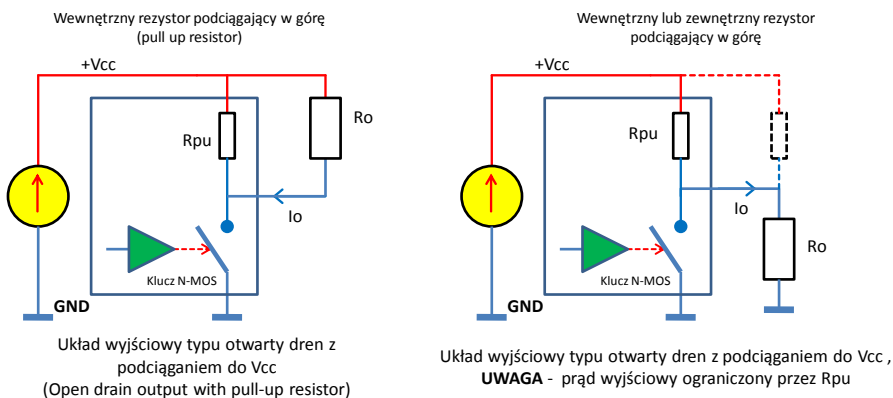
Podstawowe parametry wejścia/wyjścia – pod względem budowy stopnia wejściowego

- Pod względem budowy stopnia wejściowego można wyróżnić:
 - wejście analogowe, (analog input),
 - wejście logiczne pływające (floating input),
 - wejście logiczne z podciąganiem w górę, (pull-up input),
 - wejście logiczne z podciąganiem w dół (pull-down input),
- Pod względem budowy stopnia wyjściowego można wyróżnić:
 - wyjście analogowe, (analog output),
 - wyjście logiczne komplementarne (push-pull output),
 - wyjście logiczne typu otwarty dren (Open Drain) z podciąganiem w górę, (OD pull-up output).

Semestr zimowy 2012/2013, E-3, WIEIK-PK

7

Rodzaje wyjść – otwarty dren

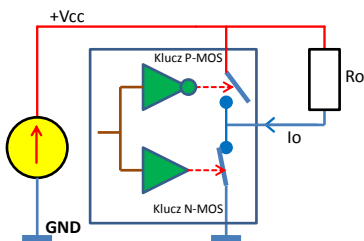


- Prąd przez tranzystor może płynąć tylko w jednym kierunku,
- dla wyjścia typu otwarty dren tranzystor jest z kanałem N-MOS,
- Wewnętrzny rezystor podciągający może mieć różne wartości, np. od 50k do 100k, rozróżnia się tzw. słabe podciąganie (weak pull-up) i si

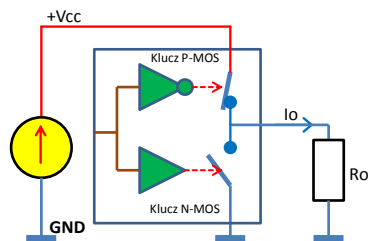
Semestr zimowy 2012/2013, E-3, WIEIK-PK

8

Rodzaje wyjść – push-pull



Układ wyjściowy typu push-pull z odbiornikiem podłączonym do +Vcc



Układ wyjściowy typu push-pull z odbiornikiem podłączonym do masy

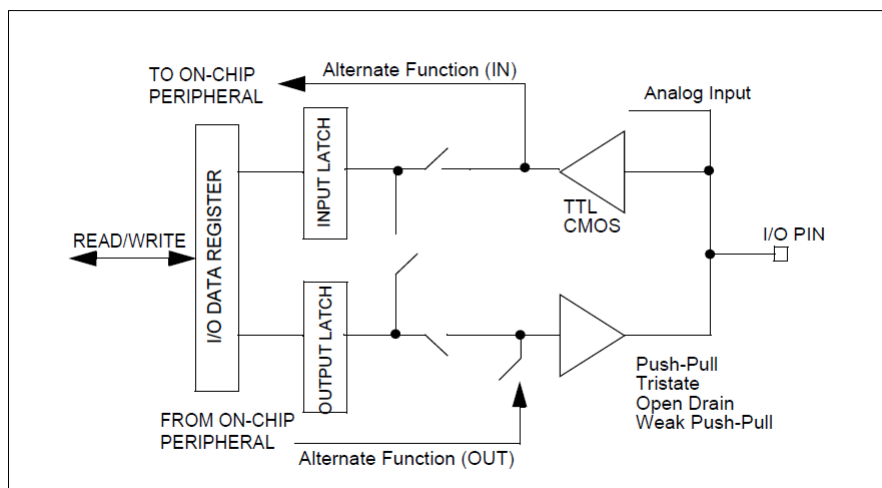
- Wyjście typu push-pull zapewnia szybsze przełączenie,
- większy prąd wypływający z wyjścia ale należy to sprawdzić w dokumentacji układu,
- możliwość podłączenia odbiornika do +V i do masy ,
- dla wyjścia typu push-pull jeden tranzystor jest z kanałem N drugi z kanałem P

Semestr zimowy 2012/2013, E-3, WIEIK-PK

9

Przykładowa struktura wejścia/wyjścia w mikrokontrolerze

Figure 19. Basic Structure of an I/O Port Bit

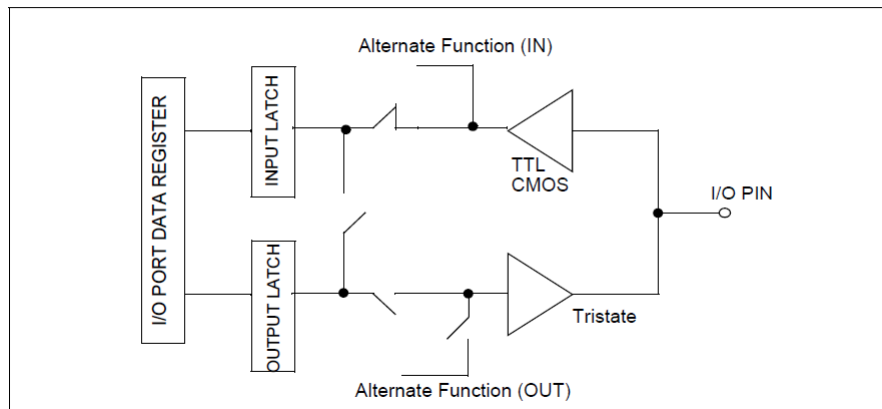


Semestr zimowy 2012/2013, E-3, WIEIK-PK

10

Przykładowa struktura wejścia w mikrokontrolerze

Figure 20. Input Configuration

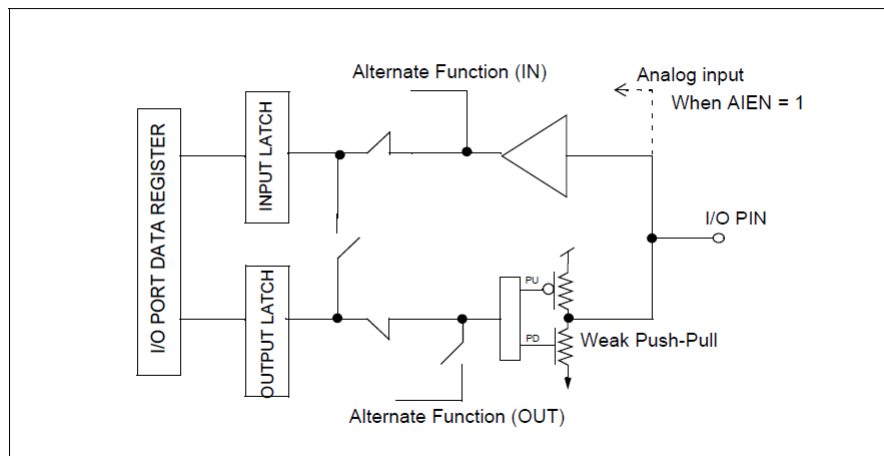


Semestr zimowy 2012/2013, E-3, WIEIK-PK

11

Przykładowa struktura wejścia z podciąganiem w mikrokontrolerze

Figure 21. Input Pull Up/Pull Down Configuration

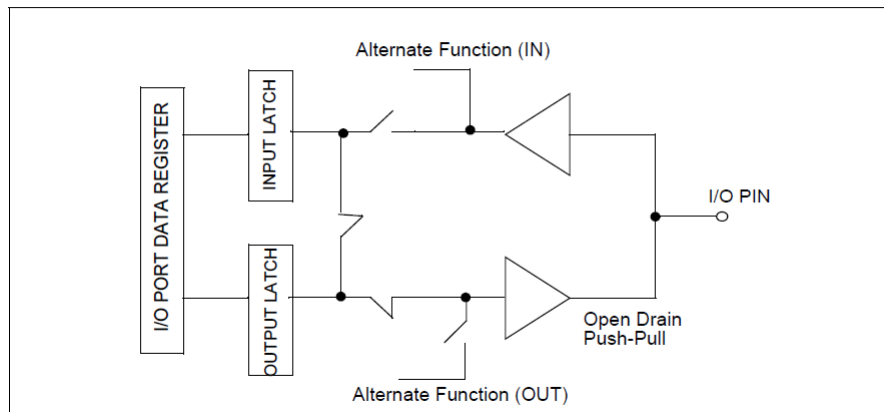


Semestr zimowy 2012/2013, E-3, WIEIK-PK

12

Przykładowa struktura wyjścia w mikrokontrolerze

Figure 22. Output Configuration

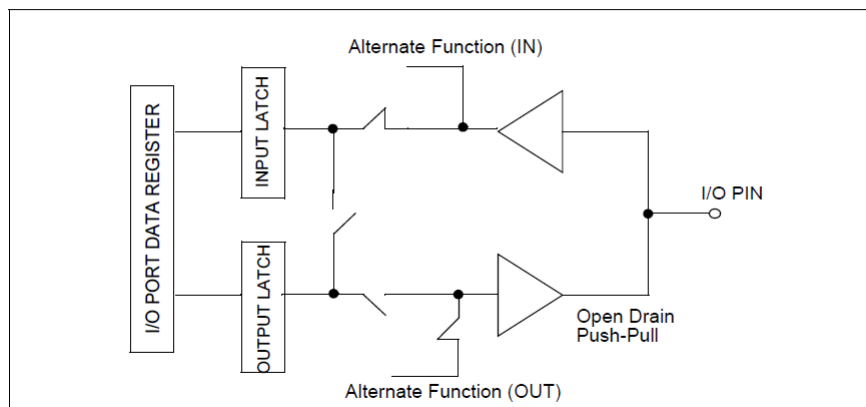


Semestr zimowy 2012/2013, E-3, WIEIK-PK

13

Przykładowa struktura funkcji alternatywnej wejścia/wyjścia w mikrokontrolerze

Figure 23. Alternate Function Configuration

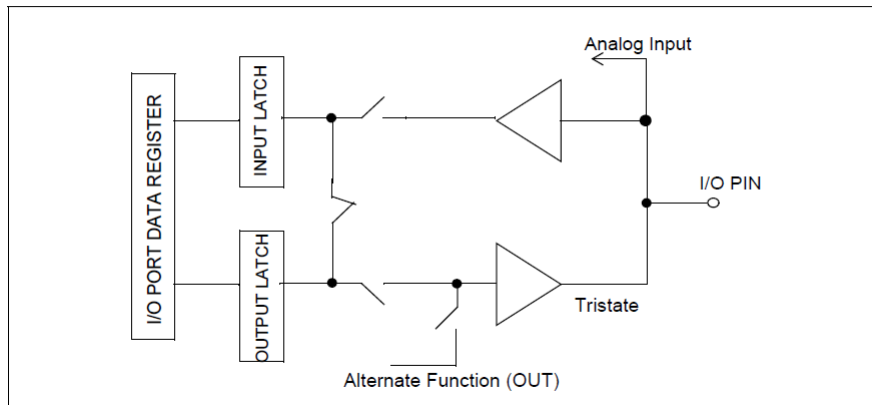


Semestr zimowy 2012/2013, E-3, WIEIK-PK

14

Przykładowa struktura wejścia analogowego w mikrokontrolerze

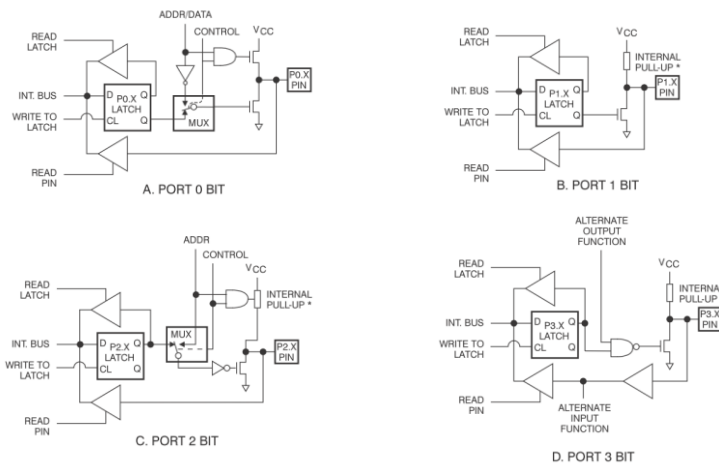
Figure 24. High impedance-Analog Input Configuration



Semestr zimowy 2012/2013, E-3, WIEIK-PK

15

Porty wejścia/wyjścia w 8051

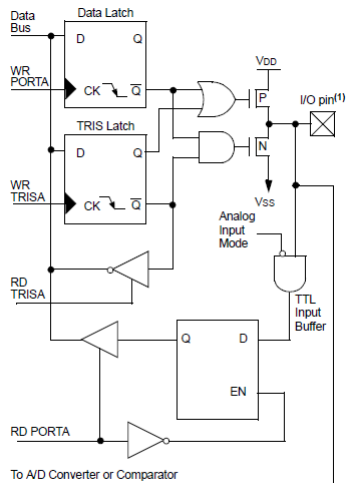


- Porty wejścia/wyjścia w 8051 są dwukierunkowe, wielofunkcyjne,
- dla pracy jako wejście należy wpisać „1” do końcówki portu, porty są typu otwarty dren z wewnętrznym podciąganiem,
- w trakcie zerowania stan końcówek przyjmuje „1” – uwaga,
- prąd wpływający dużo mniejszy niż prąd wpływający, obciążenie należy podłączać do +V

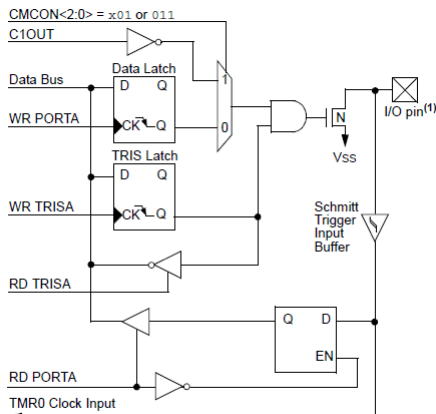
Semestr zimowy 2012/2013, E-3, WIEIK-PK

16

Mikrokontroler typu PIC, firmy Microchip

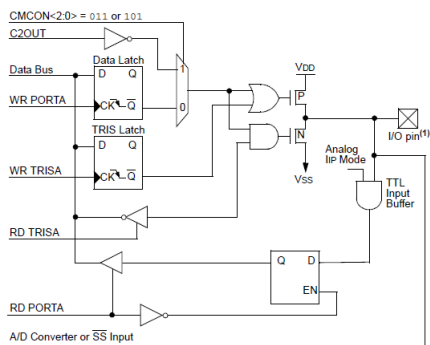


Note 1: I/O pins have protection diodes to VDD and VSS.

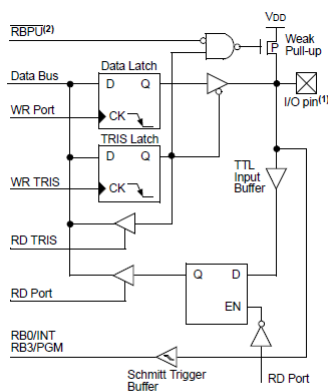


Note 1: I/O pin has protection diodes to VSS only.

Mikrokontroler typu PIC, firmy Microchip



Note 1: I/O pin has protection diodes to VDD and VSS.



Note 1: I/O pins have diode protection to VDD and VSS.
 Note 2: To enable weak pull-ups, set the appropriate TRIS bit(s) and clear the RBPU bit (OPTION_REG-7-).

Mikrokontroler typu PIC, firmy Microchip, konfiguracja portów

TABLE 4-3: PORTB FUNCTIONS

Name	Bit#	Buffer	Function
RB0/INT	bit 0	TTL/ST ⁽¹⁾	Input/output pin or external interrupt input. Internal software programmable weak pull-up.
RB1	bit 1	TTL	Input/output pin. Internal software programmable weak pull-up.
RB2	bit 2	TTL	Input/output pin. Internal software programmable weak pull-up.
RB3/PGM ⁽³⁾	bit 3	TTL	Input/output pin or programming pin in LVP mode. Internal software programmable weak pull-up.
RB4	bit 4	TTL	Input/output pin (with interrupt-on-change). Internal software programmable weak pull-up.
RB5	bit 5	TTL	Input/output pin (with interrupt-on-change). Internal software programmable weak pull-up.
RB6/PGC	bit 6	TTL/ST ⁽²⁾	Input/output pin (with interrupt-on-change) or in-circuit debugger pin. Internal software programmable weak pull-up. Serial programming clock.
RB7/PGD	bit 7	TTL/ST ⁽²⁾	Input/output pin (with interrupt-on-change) or in-circuit debugger pin. Internal software programmable weak pull-up. Serial programming data.

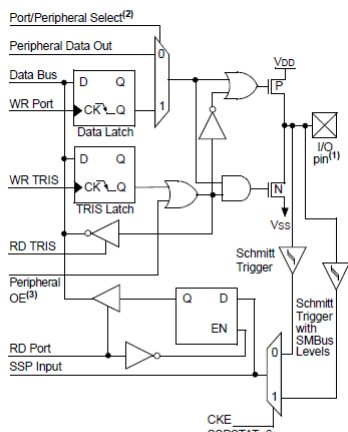
Legend: TTL = TTL input, ST = Schmitt Trigger input

Note 1: This buffer is a Schmitt Trigger input when configured as the external interrupt.

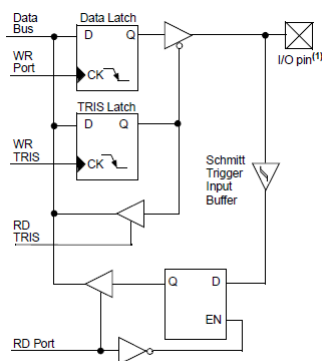
Note 2: This buffer is a Schmitt Trigger input when used in Serial Programming mode or in-circuit debugger.

Note 3: Low-Voltage ICSP Programming (LVP) is enabled by default which disables the RB3 I/O function. LVP must be disabled to enable RB3 as an I/O pin and allow maximum compatibility to the other 28-pin and 40-pin mid-range devices.

Mikrokontroler typu PIC, firmy Microchip

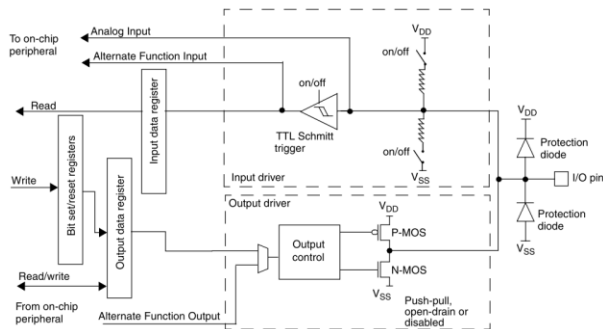


- Note 1:** I/O pins have diode protection to V_{DD} and V_{SS}.
Note 2: Port/Peripheral Select signal selects between port data and peripheral output.
Note 3: Peripheral OE (Output Enable) is only activated if Peripheral Select is active.



Note 1: I/O pins have protection diodes to V_{DD} and V_{SS}.

Porty wejścia/wyjścia w STM32F1xx – Cortex-M3



Configuration mode	CNF1	CNF0	MODE1	MODE0	PxODR register
General purpose output	Push-pull	0	0	01	0 or 1
	Open-drain	0	1	10	0 or 1
Alternate Function output	Push-pull	1	0	11	don't care
	Open-drain	1	1	see Table 19	don't care
Input	Analog	0	0		don't care
	Input floating	0	1	00	don't care
	Input pull-down	1	0		0
	Input pull-up	1	1		1

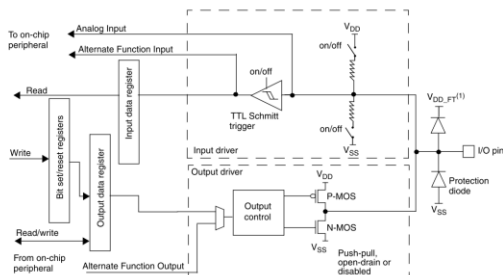
MODE[1:0]	Meaning
00	Reserved
01	Max. output speed 10 MHz
10	Max. output speed 2 MHz
11	Max. output speed 50 MHz

- Podstawowa struktura portu wejścia/wyjścia

Semestr zimowy 2012/2013, E-3, WIEIK-PK

21

Porty wejścia/wyjścia w STM32F1 – Cortex-M3



- Podstawowa struktura portu wejścia/wyjścia dla sygnałów +5V

Semestr zimowy 2012/2013, E-3, WIEIK-PK

22