

Pobór mocy przez układy mikroprocesorowe

E-3, WIEIK- PK

1

Pobór mocy przez układy mikroprocesorowe

- Wraz z rosnącym zapotrzebowaniem na sprzęt przenośny oraz rosnąca liczba urządzeń wyposażonych w układy mikroprocesorowe, problem poboru prądu przez te urządzenia staje się coraz bardziej krytyczny.
- Kluczowym problemem z jakim borykają się konstruktorzy jest znalezienie złotego środka, tak by możliwie obniżyć zużycie prądu pobieranego przez urządzenie bez ograniczania jego funkcjonalności i szybkości działania.
- Z drugiej strony urządzenia mikroprocesorowe mają coraz więcej funkcji i możliwości a to wymaga coraz większej mocy obliczeniowej.
- Mniejszy pobór mocy oznacza mniejsze zużycie energii elektrycznej, mniejsze koszty, mniejszą emisję zanieczyszczeń przez elektrownie.
- Urządzenia, które pobierają mniejszą moc są też gabarytowo mniejsze, lżejsze i nie wymagają dodatkowych układów chłodzących.

E-3, WIEIK- PK

2

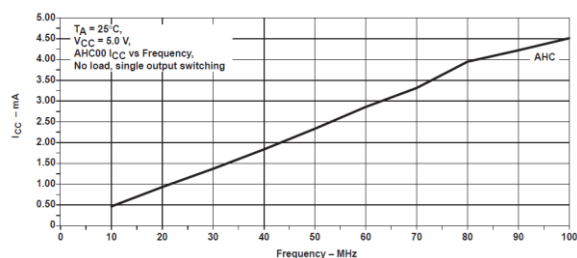
Pobór mocy przez układy mikroprocesorowe

- Istotnym czynnikiem z punktu widzenia poboru mocy jest częstotliwość pracy mikrokontrolera, której wartość wiąże się z architekturą układu, a także z jego listą rozkazów. Należy pamiętać, że zwiększając częstotliwość pracy, zwiększamy pobór prądu. Inny niekorzystnym czynnikiem zwiększającym zużycie prądu jest temperatura, której wpływ także należy uwzględnić.
- niższe napięcie zasilania (a więc niższy koszt źródeł zasilania), mniejsze "nagrzewanie się" urządzeń, jak również możliwość zasilania z linii sygnałowej, to także korzystnie wpływa na koszt produktu końcowego.

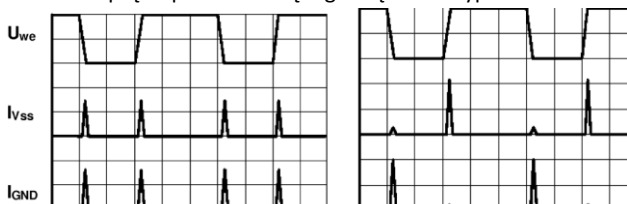
Pobór mocy przez układy mikroprocesorowe

- Coraz więcej urządzeń elektronicznych zasilanych jest z baterii, co w naturalny sposób wywołuje presję na inżynierów projektantów, aby minimalizować pobieraną energię ze źródła zasilania.
- Niewielkie rozmiary i długi czas działania bez konieczności ładowania akumulatora lub wymiany baterii są dzisiaj jednym z najważniejszych kryteriów wyboru sprzętu elektronicznego przez konsumentów i jednocześnie tworzą wielkie wyzwanie dla przemysłu elektronicznego.
- Wszegobecna elektronika sumarycznie zużywa coraz więcej energii, co wywołuje ogólny trend redukcji, w każdej sytuacji i nie tylko w przypadku sprzętu przenośnego.

Prąd pobierany przez układy logiczne jest proporcjonalny do częstotliwości przełączania



Pobór prądu przez bramkę logiczną NAND typu 74AHC00



Przykładowe przebiegi prądu zasilające bramkę typu CMOS bez obciążenia i z obciążeniem pojemnościowym

E-3, WIEIK- PK

5

Pobór prądu przez pamięci DRAM

Memory	Idd4R Read current (mA)	Idd4R Read power (mW)	Idd0 Idle current (mA)	Idd0 Idle power (mW)	Idd2P power- down current (mA)	Idd2P power- down power (mW)	Idd6 self- refresh current (mA)	Idd6 self- refresh power (mW)
LPDDR1 X32, DDR333	140	252	100	180	0.6	1.08	0.75	1.35
DDR2 X16, DDR667	220	396	135	243	7	12.6	7	12.6
DDR2L X16, DDR667	185	277.5	115	172.5	6	9	6	9
DDR3 X16, DDR800	230	345	90	135	30	45	6	9
DDR3 X16, extrapolated to DDR667	200	300	80	120	25	37.5	6	9

- A 32-bit wide 1Gbit 1.8v LPDDR1 part running at 166MHz(DDR-333)
- A 16-bit wide 1Gbit 1.8v DDR2 part running at 333MHz (DDR2-667)
- A 16-bit wide 1Gbit 1.5v DDR2L part running at 333MHz (DDR2-667)
- A 16-bit wide 1Gbit 1.5v DDR3 part running at 400MHz (DDR3-800)
- A 16-bit wide 1Gbit 1.5v DDR3 part running at 333MHz (DDR3-667)
- Idd values are not typically published for DDR3-667 so the Idd current values used are extrapolated to DDR3-667 from the higher speed grades.

Kolor czerwony max moc pobierana, kolor zielony minimalna moc pobierana

E-3, WIEIK- PK

6

Metody ograniczania mocy pobieranej przez układy mikroprocesorowe

- Oszczędności wewnątrz układów scalonych
- Oszczędności mocy przy transmisji sygnałów
- Oszczędności w układach pamięci
- Zmiany dynamiczne podczas pracy
- Oszczędności przy oczekiwaniu na dostęp do pamięci
- Niezależnie taktowane obszary
- Architektura adaptacyjna
- Większa liczba rdzeni procesora
- Stosowanie układów o obniżonym poborze mocy
- Stosowanie układów o niskim napięciu zasilania
- Stosowanie układów z wewnętrzną pamięcią
- Minimalizacja zewnętrznych układów logicznych i analogowych
- Stosowanie układów wyłączanych albo z możliwością ograniczenia mocy pobieranej
- Dostosowanie częstotliwości taktowania poszczególnych fragmentów systemu mikroprocesorowego do zapotrzebowania na moc obliczeniową
- ograniczanie prądu rozruchu urządzenia (tzw. miękki start – soft start)

E-3, WIEIK- PK

7

Ograniczanie poboru mocy

- Zarządzanie poborem mocy przez układy elektroniczne obejmuje coraz więcej zagadnień zarówno po stronie sprzętu jak i oprogramowania.
- Komplikacja algorytmów zapewniających minimalne zużycie energii już dzisiaj jest duża i zapewne w przyszłości będzie jeszcze większa.
- Minimalizacja poboru mocy w elektronice łączy w jedną całość różnorodne dokonania z zakresu fizyki, elektrotechniki, logiki, architektury systemów i informatyki.

E-3, WIEIK- PK

8

Tryby pracy mikroprocesorów/mikrokontrolerów

- Wybór właściwego trybu pracy mikroprocesora, adekwatnego do aktualnie wykonywanego zadania, jest kluczową rzeczą dla programisty i może być uznany za ważny czynnik determinujący pracę aplikacji od strony energetycznej. Prawie każdy mikroprocesor/mikrokontroler dysponuje trzema trybami pracy:
 - Tryb aktywny (*active*)
 - Tryb bezczynności (*Idle Mode*)
 - Urządzenie wyłączone (*Power-down Mode*)
- Niektóre układy mogą mieć dodatkowe tryby obniżające pobór mocy:
 - Tryb Power-save
 - Tryb stanby
- W poszczególnych trybach są wyłączane wybrane fragmenty systemu mikroprocesorowego

E-3, WIEIK- PK

9

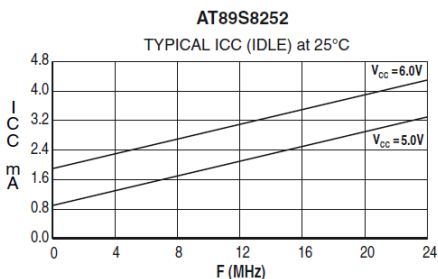
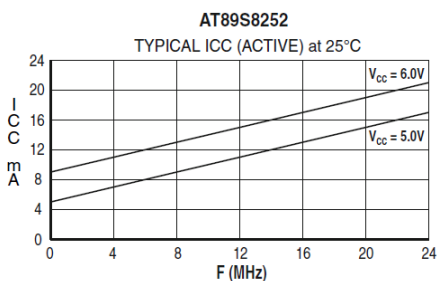
Tryby pracy mikroprocesorów/mikrokontrolerów

- Bardziej rozbudowane układy posiadają dodatkowe tryby pracy o obniżonym poborze mocy. Nazwy tych trybów są różne w zależności od producenta ale spełniają podobne rolę:
 - **Low Power Run (LPR)** oszczędza energię podczas normalnego działania poprzez przełączenie stabilizatora napięcia w tryb stanby.
 - **Low Power Wait (LPW)**, w który układ wchodzi z trybu LPR, skutkuje dodatkowymi oszczędnościami dochodzącymi do 50% w stosunku do LPR i bazuje na wyłączeniu dalszych bloków. Poniżej zamieszczono charakterystykę głównych trybów oszczędnościowych:
 - **tryb Run:** zegar CPU pracuje z normalną częstotliwością, a napięcie zasilania jest stabilizowane,
 - **tryb LPRUN:** zegar dla CPU i układów peryferyjnych jest ograniczony do 125 kHz, a stabilizator napięcia zasilania pracuje w trybie stanby,
 - **tryb Wait:** CPU nie jest taktowany, zegar systemowy działa, regulacja napięcia zasilania również,
 - **tryb LPWAIT:** CPU nie jest taktowany, zegar dla układów peryferyjnych jest ograniczony do 125 kHz, stabilizator napięcia pracuje w trybie stanby,
 - **Stop3:** CPU nie jest taktowany. Stabilizator napięcia zasilania i układy peryferyjne nie są taktowane, ale są zasilane dla umożliwienia szybkiego startu,
 - **Stop2:** CPU i układy peryferyjne nie są taktowane. Stabilizator napięcia jest w częściowym trybie power down, zawartość RAM jest podtrzymywana, stan linii I/O utrzymywany.

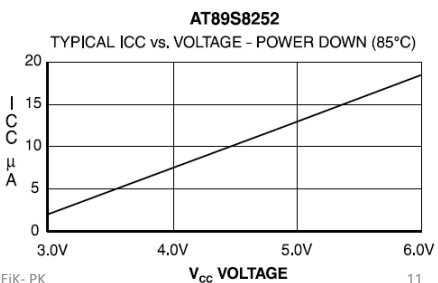
E-3, WIEIK- PK

10

Pobór prądu a częstotliwość pracy

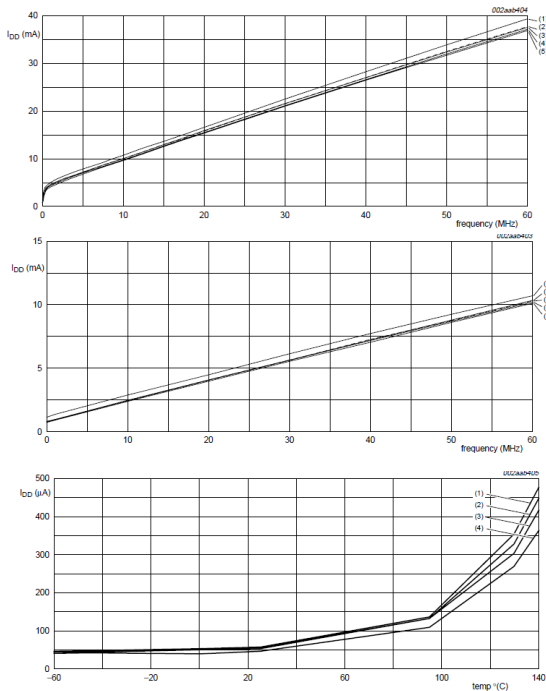


Wykres poboru prądu mikrokontrolera typu AT89S8252 z rodziny 8051 w funkcji częstotliwości



E-3, WIEIK- PK

11



Pobór prądu a częstotliwość pracy, mikrokontroler LPC2138, typu ARM, firmy NXP (Philips)

Praca w trybie aktywnym

Praca w trybie idle

Praca w trybie power down

12

Tryby obniżonego poboru mocy w mikrokontrolerze ATMEGA8, firmy Atmel

	Bramkowane sygnały zegarowe	Aktywne sygnały zegarowe	
Idle	CPU, FLASH I/O, ADC, ASY	I/O, ADC, ASY	Układy peryferyjne aktywne
ADC Noise Reduction	CPU, FLASH, I/O	ADC, ASY	Układy peryferyjne zatrzymane oprócz ADC
Power-down	CPU, FLASH, I/O, ADC, ASY		Zewnętrzny oscylator zatrzymany
Power-save	CPU, FLASH, I/O, ADC	ASY	TC2 może pracować asynchronicznie
Standby	CPU, FLASH, I/O, ADC, ASY		Oscylator pracuje

W bardzo wielu zastosowaniach mikrokontroler nie pracuje aktywnie przez cały czas, dlatego z punktu widzenia poboru mocy zasadne stało się wprowadzenie rozmaitych sposobów na „uśpienie” urządzenia. Mikrokontrolery ATMEL posiadają przynajmniej jeden (a często więcej niż jeden) tryb pracy z obniżonym poborem mocy. Przykładowo znany i popularny ATMEGA8 oferuje takich trybów aż pięć. Pobór prądu przy częstotliwości 4MHz, w temperaturze 25°C i napięciu zasilania 3V przedstawia się następująco.

- Stan aktywny **3.6 mA**
- Tryb bezczynności (*Idle Mode*) **1.0 mA**
- Urządzenie wyłączone (*Power-down Mode*) **0.5 μA**

Aby przełączyć mikrokontroler którykolwiek tryb należy wykonać instrukcję SLEEP, a wybór trybu wybierany jest przez ustawienie odpowiednich bitów rejestrze kontrolnym MCUCR.

E-3, WIEIK- PK

13

Oszczędzanie energii w mikrokontrolerach STM32

- Zmniejszenie poboru energii przez mikrokontroler można osiągnąć poprzez zmniejszenie częstotliwości jego taktowania (co wiąże się ze spowolnieniem działania) lub przez selektywne wyłączanie układy peryferyjnych wbudowanych w jego strukturę.
- Ten drugi mechanizm doskonale sprawdza się w mikrokontrolerach STM32, które są konstrukcyjnie przystosowane do selektywnego włączania i wyłączania większości wbudowanych bloków peryferyjnych.
- Tryby oszczędzania energii są integralną częścią rdzenia Cortex-M3 (32-bitowy mikrokontroler typu ARM), dlatego informacji na ich temat należy szukać nie w dokumentacji przygotowanej przez producenta mikrokontrolerów STM32, ale w opisie rdzenia przygotowanej przez firmę ARM.

E-3, WIEIK- PK

14

Oszczędzanie energii w mikrokontrolerach STM32

- **Sleep mode**
W trybie *sleep mode* wyłączany jest rdzeń, natomiast wszystkie bloki peryferyjne i źródła sygnałów zegarowych są aktywne. Czas wyjścia z trybu uśpienia i powrót do normalnej pracy mikrokontrolera jest najkrótszy ze wszystkich dostępnych spośród trybów obniżonego poboru mocy. Natężenie prądu pobieranego ze źródła zasilania zależy przede wszystkim od częstotliwości pracy generatorów przebiegów taktujących i aktywnych bloków peryferyjnych. W skrajnym przypadku, gdy mikrokontroler pracuje z zegarem 72 MHz (włączone HSE i PLL) i są włączone wszystkie peryferia, mikrokontroler może pobierać blisko 15 mA.
- Drugim skrajnym przypadkiem jest praca rdzenia z taktowaniem 125 kHz przy wykorzystaniu wewnętrznego oscylatora HSI i po wyłączeniu wszystkich peryferiów. W takich warunkach mikrokontroler pobiera prąd o natężeniu nie przekraczającym 0,5 mA.
- Zależnie od zastosowanych mechanizmów „usypiania” i „wybudzania” rozróżniane jest kilka rodzajów trybów pracy. Za sterowanie tymi trybami odpowiadają dwie instrukcje: WFI (*Wait For Interrupt*) oraz WFE (*Wait For Event*). Są to rozkazy asemblerowe, ich użycie w programie napisanym w C wymaga zastosowania podwójnego podkreślenia w roli przedrostka.

E-3, WIEIK- PK

15

Oszczędzanie energii w mikrokontrolerach STM32

- **Tryb Sleep-on-exit**
Wykorzystanie instrukcji WFI umożliwia między innymi wprowadzenie rdzenia w stan *sleep-on-exit*.
- Rdzeń w takim przypadku jest wprowadzany w tryb uśpienia dopiero po zakończeniu obsługi wszystkich przerwań. Wyjście z trybu jest wówczas, gdy w systemie zostanie wykryte żądanie obsługi przerwania.
- **Tryb Sleep-now**
Działanie tego trybu polega na natychmiastowym wprowadzeniu rdzenia w tryb obniżonego poboru mocy. Można to zrobić zarówno za pomocą instrukcji WFI jak i WFE.
- Różnica polega na tym, że w pierwszym przypadku system będzie oczekiwał nadejścia przerwania, a w drugim zdarzenia. Czas potrzebny na wybudzenie rdzenia z trybu uśpienia w oczekiwaniu na zdarzenie (rozkaz WFE) jest prawie dwukrotnie krótszy i równy około 2 s. Wynika to z faktu, że nie jest potrzebny czas na obsługę przerwania.
- **Tryb Deep-sleep**
Ostatnim trybem obniżonego poboru mocy rdzenia jest „głębokie uśpienie”. Nie jest to kolejny oddzielny tryb. Uzyskuje się go łącząc tryb natychmiastowego uśpienia (*sleep-now*), lub z trybem uśpienia po obsłużeniu wszystkich przerwań (*sleep-on-exit*). Tryb aktywowany jest przez ustawienie bitu SLEEPDEEP w rejestrze kontrolnym zarządzania zasilaniem kontrolera przerwań NVIC. Programista używający biblioteki API nie musi zagłębiać się w te szczegóły, wystarczy użyć odpowiedniej funkcji: jeżeli aplikacja wymaga wprowadzenia rdzenia w stan głębokiego uśpienia, to należy umieścić w kodzie dodatkowo linijkę.
- Konsekwencją aktywizacji *Deep-sleep* jest wyłączenie zegara taktującego rdzeń, łącznie z układem PLL. Pozwala to dalsze, w stosunku do poprzednich trybów, obniżenie poboru mocy. Negatywnym efektem zastosowania głębokiego uśpienia jest dłuższy czas potrzebny na całkowite wybudzenie i rozpoczęcie normalnej pracy. Jest to związane z tym, że pętla synchronizacji fazowej wymaga czasu, aby wygenerować stabilny sygnał zegarowy.

E-3, WIEIK- PK

16

Oszczędzanie energii w mikrokontrolerach STM32

- **Tryb zatrzymania (*stop mode*)**
Wykorzystuje on omówiony wcześniej tryb głębokiego uśpienia. Wyłączone zostają wszystkie sygnały zegarowe (układ PLL i oba szybkie oscylatory: HSI i HSE). Ponadto wewnętrzny regulator napięcia 1,8 V można wprowadzić kosztem późniejszego dłuższego startu systemu w stan obniżonego poboru mocy.
- W *stop mode* nadal pracuje kilka bloków. Należy do nich między innymi układ niezależnego watchdoga. Należy brać to pod uwagę w aplikacjach wykorzystujących IWDG i pracujących w trybach obniżonego poboru mocy.
Jeżeli wcześniej nie zostaną wyłączone zegar czasu rzeczywistego i wolne oscylatory (LSE i LSI), to we wszystkich trybach obniżonego poboru mocy są w stanie aktywnej pracy.
- **Standby mode**
Użycie tego trybu pozwala na najbardziej drastyczne obniżenie poboru energii. Podobnie do trybu zatrzymania, także tryb *standby* korzysta z głębokiego uśpienia rdzenia (*deep-sleep*), jednak stabilizator 1,8 V jest wyłączany bez dodatkowej interwencji użytkownika.
- Wejście w tryb czuwania powoduje utratę danych zawartych w pamięci RAM inaczej, niż w poprzednich trybach. Nienaruszone zostają natomiast dane zawarte w rejestrach chronionych przed utratą oraz nadal pracują wolne oscylatory (*backup domain*), pod takim warunkiem, że do mikrokontrolera doprowadzono zasilanie awaryjne bateryjne Vbatt. Pracę kontynuuje układ niezależnego watchdoga (o ile został wcześniej włączony) i układy wybudzania.
Pobór prądu, gdy włączone są: wolny oscylator i układ zegara czasu rzeczywistego, waha się od 3...3,5 mA, zależnie od wartości napięcia zasilającego.
Mikrokontroler wybudza się, pojawi się sygnał zerowania (*Reset*), po przepiętleniu niezależnego watchdoga (IWDG), przy narastającym zboczu sygnału na linii Wakeup, lub po alarmie zegara RTC. Układ rozpoczyna normalną pracę w taki sam sposób, jak po wystąpieniu sprzętowego sygnału *Reset*. Z tego powodu czas potrzebny na osiągnięcie normalnej pracy systemu jest najdłuższy.

E-3, WIEIK- PK

17

Wady układów mikroprocesorowych o obniżonym poborze mocy

- Mniejsza odporność na zakłócenia elektromagnetyczne
- Mniejsza szybkość działania

E-3, WIEIK- PK

18

Programowanie a ograniczenie poboru mocy

- Przy wyborze odpowiedniego trybu pracy układu programista powinien uwzględnić:
- na jaki czas można wyłączyć poszczególne fragmenty systemu,
- o ile można obniżyć częstotliwość taktowania wybranych bloków systemu (mikrokontrolera),
- w jaki sposób wprowadzić układ w wybrany obniżony tryb poboru mocy,
- w jaki sposób należy powrócić do trybu aktywnego,
- ile czasu zajmie powrót do trybu aktywnego,
- jakie dane mogą zostać utracone w trybie o obniżonym poborze mocy