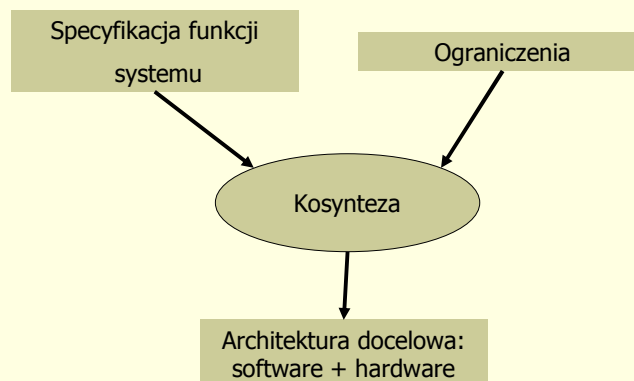


Systemy wbudowane

Wykład 10: Kosynteza systemów wbudowanych

Cel kosyntezy



Platformy docelowe

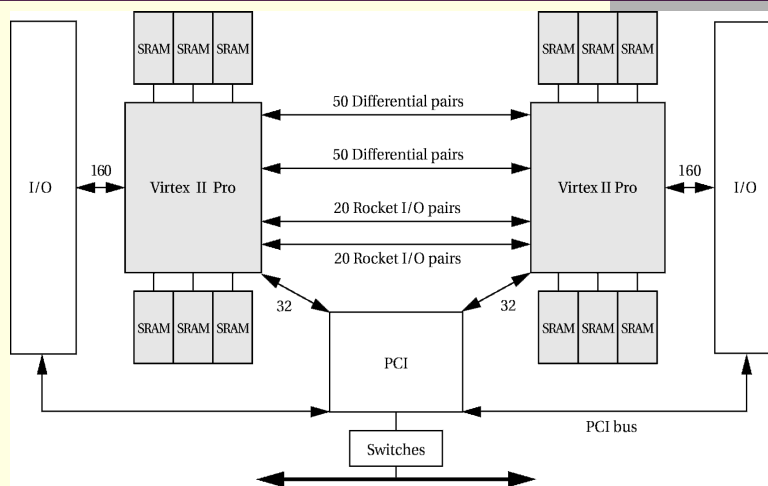
- PC + wyspecjalizowany moduł
- CPU + akcelerator sprzętowy
- SOPC – (Platform FPGA)
- SOC

12/17/2011

S.Deniżak: Systemy wbudowane

3

Przykład: akcelerator rekonfigurowalny dla PC - WILDSTAR II Pro



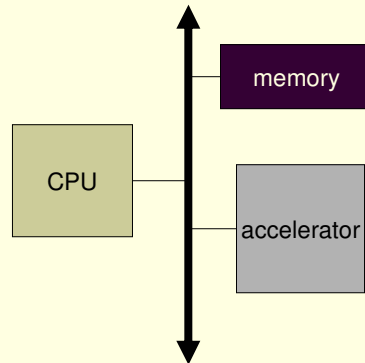
12/17/2011

S.Deniżak: Systemy wbudowane

4

CPU + akcelerator

- CPU - software
- Akcelerator – hardware
- Komunikacja przez wspólną pamięć
 - Np. DMA



12/17/2011

S.Deniziak:Systemy wbudowane

5

SOPC

Platform FPGA: Xilinx: Virtex, Altera: Cyclone, Stratix

- Rdzenie procesorów: np. PowerPC, ARM
- Procesory w formie modułów IP: MicroBlaze, NiosII
- Bloki pamięci
- Moduły obliczeniowe: mnożarki, bloki DSP
- Logika programowalna
- Komponenty I/O

12/17/2011

S.Deniziak:Systemy wbudowane

6

Metody oszacowania wydajności

- Software:
 - Estymacja metodą częściowej kompilacji
 - Estymacja metodą benchmarkowania
- Hardware:
 - Metody syntezy wysokopoziomowej

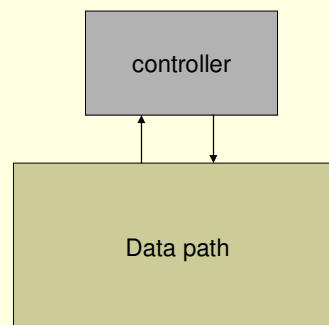
12/17/2011

S.Deniziak:Systemy wbudowane

7

Architektura modułu sprzętowego

- Data path – wykonywanie obliczeń
- Controller – określa kolejność obliczeń



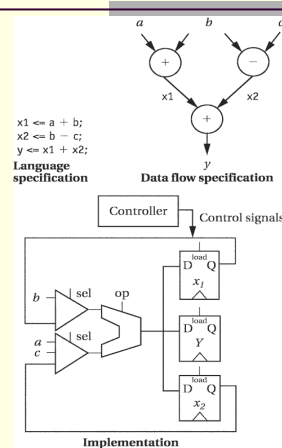
12/17/2011

S.Deniziak:Systemy wbudowane

8

Synteza wysokopoziomowa

- Synteza wysokopoziomowa: generacja mikro architektury na podstawie opisy behawioralnego
- Szeregowanie i alokacja:
 - Operatory → bloki funkcjonalne
 - Zmienne → rejestry
 - Transmisje → połączenia
- Szeregowanie w cyklach sterowania (cykle zegara)
- Komponenty wybierane z biblioteki technologicznej



12/17/2011

S.Deniziak:Systemy wbudowane

9

Oszacowanie szybkości

- Liczba cykli zegara
- Max. częstotliwość zegara
- Możliwość zrównoleglenia obliczeń
 - Ale wymaga więcej bloków funkcjonalnych

12/17/2011

S.Deniziak:Systemy wbudowane

10

Oszacowanie kosztu

- Suma kosztów komponentów:
 - Bloków funkcjonalnych
 - Rejestrów
 - Połączeń
- Współdzielenie zasobów
 - Ale może zmniejszyć możliwość zrównoleglenia obliczeń

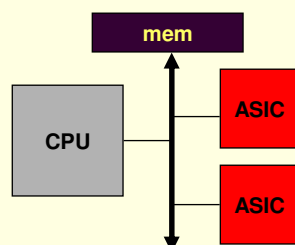
12/17/2011

S.Deniziak:Systemy wbudowane

11

Podział pomiędzy hardware i software

- Może być wiele modułów sprzętowych/układów ASIC
- Uwzględnienie lub pominięcie czasu transmisji
- Zrównoleglenie pracy procesora z modułami sprzętowymi



12/17/2011

S.Deniziak:Systemy wbudowane

12

Zadania kosyntezy

- **Szeregowanie** – minimalizacja czasów oczekiwania
- **Alokacja** – tak aby zadanie nie czekały na zasoby
- **Podział** – podział operacji na równoległe procesy, operacje sekwencyjne w jednym procesie aby zmniejszyć liczbę transmisji
- **Przyporządkowanie** – określenie operacji wykonywanych przez poszczególne zasoby.

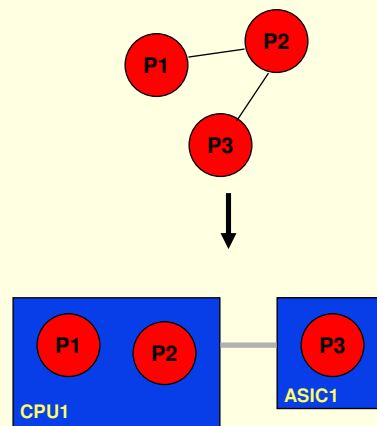
12/17/2011

S.Deniziak:Systemy wbudowane

13

Szeregowanie i alokacja

- Co należy uszeregować:
 - obliczenia
 - transmisje
- Wydajność silnie zależy od alokacji

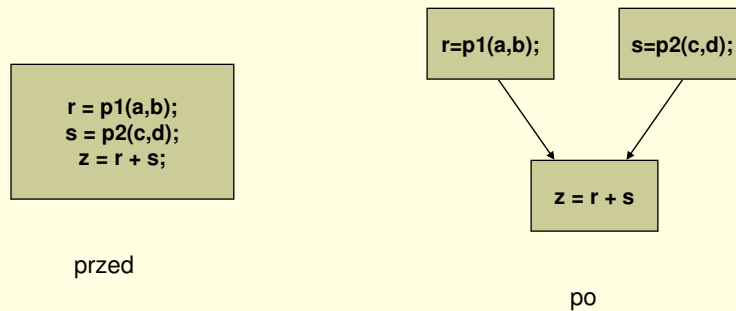


12/17/2011

S.Deniziak:Systemy wbudowane

14

Podział: przykład



12/17/2011

S.Deniziak:Systemy wbudowane

15

Problemy podziału

- Granulacja:
 - Mało dużych procesów
 - Dużo małych procesów
- Efektywność
 - Zły podział ogranicza możliwości alokacji
- Jak minimalizować komunikację

12/17/2011

S.Deniziak:Systemy wbudowane

16

Przyporządkowanie zadań do zasobów

- Silna zależność z alokacją (przy zróżnicowanych parametrach procesorów)
- Wydajność programów zależy od typu procesora i połączeń
- Przyporządkowanie zadań i transmisji są zależne od siebie

Reprezentacja wewnętrzna specyfikacji

- CDFG – Control/Data Flow Graph
 - Równoległość na poziomie operacji
- Graf zadań
 - Równoległość na poziomie zadań

Koniec